

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-261607

(43)Date of publication of application : 13.09.2002

(51)Int.Cl.

H03L 7/18
H03L 7/099
H03L 7/10
H04B 1/26

(21)Application number : 2001-053500

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 28.02.2001

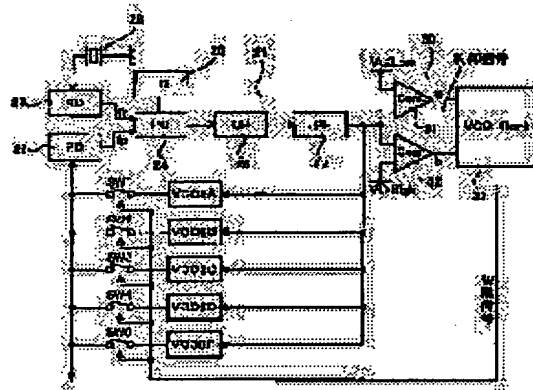
(72)Inventor : UCHIYAMA HISAYOSHI

(54) VCO AUTOMATIC CHANGEOVER CIRCUIT

(57)Abstract

PROBLEM TO BE SOLVED: To automatically change a plurality of VCOs to a necessary thing without using my computer.

SOLUTION: The changeover circuit comprises a plurality of changeover switches SW1, SW2... for changing over the plurality of VCO6A, 6B..., a phase comparator 24 for comparing the phase of an oscillation signal fp from VCO divided by a program divider 22 with that of a reference signal fr divided by a reference divider 23, a window comparator 30 for detecting the upper and lower limits of window comparator voltage, and a VCO control circuit 33 for generating a changeover signal in response to a control signal from the window comparator and generating the changeover signal changing over the changeover switch.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-261607
(P2002-261607A)

(43) 公開日 平成14年9月13日 (2002.9.13)

(51) Int.Cl. ⁷	識別記号	F I	テ-マ-ト* (参考)
H 0 3 L	7/18	H 0 4 B 1/26	U 5 J 1 0 6
	7/099	H 0 3 L 7/18	E 5 K 0 2 0
	7/10	7/08	F
H 0 4 B	1/26	7/10	Z

審査請求 未請求 請求項の数 5 O L (全 8 頁)

(21) 出願番号 特願2001-53500 (P2001-53500)

(22) 出願日 平成13年2月28日 (2001.2.28)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 内山 久嘉

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(74) 代理人 100111383

弁理士 芝野 正雅

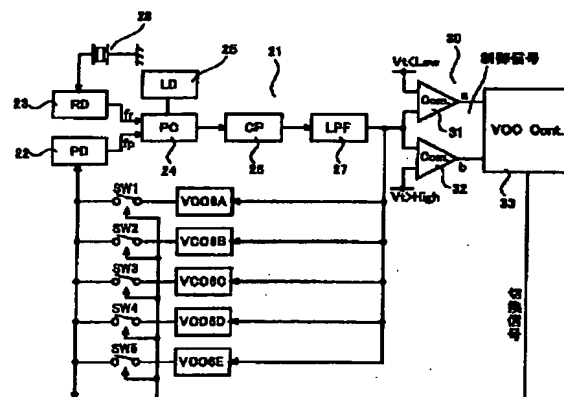
最終頁に続く

(54) 【発明の名称】 VCO自動切換回路

(57) 【要約】

【課題】 複数のVCOをマイコンを使用せずに必要とするものを自動的に切換える。

【解決手段】 本発明は複数のVCO 6A、6B・・・を切換える複数の切換スイッチSW1、SW2・・・と、プログラムデバイタ22で分周されたVCOからの発振信号f_pとリファレンスデバイタ23で分周されたリファレンス信号f_rとの位相を比較するフェーズコンパレータ24と、ウインドコンパレータ-電圧の上限と下限を検出するウインドコンパレータ30と、前記ウインドコンパレータからの制御信号に応じて切換信号を発生し、前記切換スイッチを切換える切換信号を発生するVCO制御コントロール回路33とよりなる。



【特許請求の範囲】

【請求項1】 発振周波数帯域を異にする複数のVCOと、

これら複数のVCOを切替える複数の切換スイッチと、

前記切換スイッチを介して加えられるVCOの発振信号を分周して得られた発振信号 f_p と、選択されるべき周波数データに基づき発生されたリファレンス信号 f_r との位相を比較し、位相誤差に応じたチューニング電圧を発生するPLL回路と、

前記チューニング電圧がウインドコンバーター電圧の上限または下限を超えたとき制御信号を発生するウインドコンバーターと、

前記ウインドコンバーターからの制御信号に応じて切換信号を発生し、前記切換スイッチを切替えるVCO制御コントロール回路とよりなることを特徴とするVCO自動切換回路。

【請求項2】 発振周波数帯域を異にする複数のVCOと、

これら複数のVCOを切替える複数の切換スイッチと、

前記切換スイッチを介して加えられるVCOの発振信号を分周するプログラムデバイダーと、リファレンス信号発振器よりのリファレンス信号を分周するリファレンスデバイダーと、前記プログラムデバイダーで分周されたVCOからの発振信号 f_p とリファレンスデバイダーで分周されたリファレンス信号 f_r との位相を比較するフェーズコンバーターと、該フェーズコンバーターからの位相誤差信号でチャージポンプされるチャージポンプ回路とを有するPLL回路と、

ウインドコンバーター電圧の上限を検出する第1のコンバーターと、ウイン

ドコンバーター電圧の下限を検出する第2のコンバーターとよりなるウインドコンバーターと、

前記ウインドコンバーターからの制御信号に応じて切換信号を発生し、前記切換スイッチを切替えるVCO制御コントロール回路とよりなり、

前記切換スイッチを介して加えられプログラムデバイダーで分周された一のVCOの発振周波数と前記PLL回路に加えられた選択されるべき周波数データに基づきリファレンスデバイダーより得られるリファレンス信号とをフェーズコンバーターで位相比較し、前記位相比較し得られた位相誤差信号に応じたチューニング電圧を発生させ、

ウインドコンバーターに前記チューニング電圧を加え、

該チューニング電圧が定められたウインドコンバーター電圧内にないときには制御信号を発生しVCO制御コントロール回路に加え、該VCO制御コントロール回路から切換信号を発生し切換スイッチを切替え、

前記直流電圧が定められたウインドコンバーター電圧内になったときには、前記PLL回路をロックしその状態を保持し、選択されたVCOからの発振信号を取出すようにしたことを特徴とするVCO自動切換回路。

【請求項3】 前記PLL回路にはロックディテクターを設け、PLL回路が一旦ロックされた後に、アンロックを検出したとき一定時間経過後に再度ロック/アンロックの検出を行うことを特徴とする請求項1又は請求項2記載のVCO自動切換回路。

10 【請求項4】 前記切換スイッチはVCOを発振周波数帯域の順に巡回して切替えることを特徴とする請求項1又は請求項2記載のVCO自動切換回路。

【請求項5】 前記切換スイッチは初期状態では発振周波数帯域が中心にあるVCOを選択することを特徴とする請求項4記載のVCO自動切換回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複数のVCOを必要に応じて自動的に切替えることが出来るようにしたVCO自動切換回路に関する。

【0002】

【従来の技術】PLLシンセサイザーチューナーでは受信された放送信号とPLL回路内のVCOからの局部発振信号とをミキサーして、前記放送信号をベースバンド周波数に変換している。衛星放送では衛星放送信号が950MHz～2.2GHzと周波数帯域が広いので、受信された衛星放送信号をベースバンド周波数に変換させるために広周波数帯域に変化する局部発振周波数を必要とする。

30 【0003】図7は衛星放送信号を受信するPLLシンセサイザーチューナーに用いられる集積回路のブロック図である。パッケージ1には複数の端子ピン①、②、③・・・を有する。端子ピン①には増幅回路2及び増幅回路3が接続されており、前記増幅回路3の出力端子はミキサー4、4に加えられる。

【0004】PLL5はVCO6と、そのVCO6の発振出力信号を分周するデバイダー7と、デバイダー7で分周された前記VCO6の発振出力信号とリファレンス信号発振回路8からのリファレンス発振信号との位相を比較する位相比較回路9よりなる。

40 【0005】前記位相比較回路9に接続された端子ピン②にはローパスフィルター10が外付けされ、又端子ピン③は外付けのドライバー回路11が接続されており、端子ピン④から前記位相比較回路9で比較されドライバー回路11でドライブされた比較信号が入力され、前記VCO6に加えられる。尚端子ピン⑤は発振入力端子、端子ピン⑥は発振出力端子である。

50 【0006】前記VCO6の発振出力信号は1/2デバイダー14で1/2にデバイダーされた後フェーズフット回路15を介して前記ミキサー回路4に加えられる。

ミキサー回路4では端子ピン①より加えられた衛星放送信号と前記1/2デバイダー14からの信号がミキサーされ、ベースバンド周波数に変換されたベースバンド信号が増幅回路16を介して端子ピン②に取り出され、外付けのローパスフィルタ17を介して再び端子ピン③に加えられ、増幅回路18で増幅された後、端子ピン④から取出される。

【0007】衛星放送信号を受信するPLLシンセサイザチューナーは上述のごとき構成をなしており、端子ピンに加えられた衛星放送信号は増幅回路2及び増幅回路3で増幅された後ミキサー回路4に加えられる。一方VCO6の発振周波数を1/2デバイダー14でデバイダーした信号もミキサー4に加えられ、前記衛星放送信号とミキサーされベースバンド信号に変換され、増幅回路16を介して端子ピン④から取出される。

【0008】ところでPLLシンセサイザチューナーでは受信される衛星放送信号に応じて前記ミキサー回路4でミキサーされ取出されるベースバンド信号の周波数が定められたベースバンド周波数になるようにしている。そのためにミキサー回路4に加えられる1/2デバイ

ダー回路14からの信号と受信された衛星放送信号の周波数差が定められたベースバンド周波数になるように前記VCO6の発振周波数を変えている。

【0009】前記衛星放送信号の周波数帯域は950MHz～2.2GHzであるので、前記VCO6の発振周波数も約950MHz～2.2GHzの帯域で可変させる必要がある(実際にはVCO6は2倍で発振しているので、1.9GHz～4.4GHzの周波数帯域で発振周波数を可変する必要がある)。しかし前記集積回路ではバラクタダイオードを使用しており、1つのVCOで

は前記周波数帯域を全てカバーできる発振信号を発振させることができない。

【0010】図8に示すように、従来周波数帯域の異なる複数のVCO6A、6B、6C・・・を用い、1/2デバイダー14から約1.9MHz～4.4GHzまでの発振周波数信号が得られるようにしている。そしてチューニング時には前記VCO6A、6B、6C・・・をマイコン19で制御される切換スイッチSW1、SW2、SW3・・・で切換え、必要とする周波数帯域のVCOから受信された衛星放送信号の周波数差が定め

られたベースバンド周波数になる発振周波数信号を得て

いる。

【0011】

【発明が解決しようとする課題】従来は前記周波数帯域の異なる複数のVCO6A、6B、6C・・・をマイコン19から送られるデータで制御される切換スイッチSW1、SW2、SW3・・・により切換えている。しかしマイコンから送られるデータで制御しようとすると、マイコンのソフトが複雑且つ重くなる。またLSIとマイコンとのデータのやりとり回数が増えるので、P

LLのロックアップタイムも遅くなる。

【0012】

【課題を解決するための手段】本発明は発振周波数帯域を異にする複数のVCOと、これら複数のVCOを切換える複数の切換スイッチと、前記切換スイッチを介して加えられるVCOの発振信号を分周するプログラムデバイダーと、リファレンス信号発振器よりのリファレンス信号を分周するリファレンスデバイダーと、前記プログラムデバイダーで分周されたVCOからの発振信号f_pとリファレンスデバイダーで分周されたリファレンス信号f_rとの位相を比較するフェーズコンパレータと、該フェーズコンパレータからの位相誤差信号でチャージポンプされるチャージポンプ回路とを有するPLL回路と、ウインドの上限電圧を検出する第1のコンパレータと、ウインドの下限電圧を検出する第2のコンパレータとよりなるウインドコンパレータと、前記ウインドコンパレータからの制御信号に応じて切換信号を発生し、前記切換スイッチを切換えるVCO制御コントロール回路とよりなり、前記PLL回路に選択されるべき周波数データが入力されると、そのとき切換スイッチを介して加えられプログラムデバイダーで分周された一のVCOの発振周波数とリファレンスデバイダーよりのリファレンス信号とをフェーズコンパレータで位相比較し、ウインドコンパレータに位相比較し得られた位相誤差信号に基づく直流電圧を加え、前記直流電圧が定められたウインドコンパレータ電圧内になくときはVCO制御コントロール回路から切換信号を発生し切換スイッチを切換え、前記直流電圧が定められたウインドコンパレータ電圧内になったときには、前記PLL回路をロックしその状態を保持し、選択されたVCOからの発振信号を取出すVCO自動切換回路を提供する。

【0013】又本発明は前記PLL回路にはロックディテクターを設け、PLL回路が一旦ロックされた後は、アンロックを検出したとき一定時間経過後に再度ロック/アンロックの検出を行うVCO自動切換回路を提供する。

【0014】さらに本発明は前記切換スイッチはVCOを発振周波数の順に巡回して切換るVCO自動切換回路を提供する。

【0015】

【発明の実施の形態】本発明のVCO自動切換回路を図1から図6に従って説明する。尚従来と同一構成部分は同一符号を付す。

【0016】図1は本発明のVCO自動切換回路である。VCO6A、VCO6B、VCO6C・・・はそれぞれ異なる周波数帯域で発振周波数を変化させる電圧制御型可変発振器で、衛星放送信号を受信するシンセサイザチューナーに用いる場合は合計1.9GHz～4.4GHzの周波数帯域の発振周波数が得られるようにし

ている。

【0017】図2は前記VCO6A、VCO6B、VCO6C・・・の発振周波数帯域を示したものである。図2に示すように、例えばVCO6Aは1.9GHzから2.4GHzまでの周波数帯域の発振信号を発振し、VCO6Bは2.4GHzから2.9GHzまでの周波数帯域の発振信号を発振し、VCO6Cは2.9GHzから3.4GHzまでの周波数帯域の発振信号を発振する。

【0018】さらにVCO6Dは3.4GHzから3.9GHzまでの周波数帯域の発振信号を発振し、VCO6Eは3.9GHzから4.4GHzまでの周波数帯域の発振信号を発振する。

【0019】図3に示すように、前記VCO6A、VCO6B、VCO6C・・・は後述するVCO制御コントロール回路からの切換信号で切換えられる切換スイッチSW1、SW2、SW3・・・にてVCO6A→VCO6B→VCO6C→VCO6D→VCO6E→VCO6AのR方向の順番あるいは逆に前記VCO6A→VCO6E→VCO6D→VCO6C→VCO6B→VCO6AのL方向の順番で切換えられる。尚、電源投入時は切換スイッチSW3がONしVCO6Cが選択されるようにされている。

【0020】PLL回路21はプログラムディバイダー22、リファレンスディバイダー23、フェーズコンパレータ24、ロックディテクター25及びチャージポンプ26よりなる。

【0021】前記プログラムディバイダー22は前記VCO6A、VCO6B、VCO6C・・・で発振され、切換スイッチSW1、SW2、SW3・・・で選択された発振信号を分周する。リファレンスディバイダー23はリファレンス信号発振器28で発振されたリファレンス発振信号を分周する。

【0022】前記プログラムディバイダー22で分周されたVCO6A、VCO6B、VCO6Cからの発振信号fpとリファレンスディバイダー23で分周されたリファレンス信号frはフェーズコンパレータ24に加わり、位相が比較される。チャージポンプ26は前記フェーズコンパレータ24で位相比較され発生される位相誤差信号によりチャージポンプされ、前記位相誤差信号に応じて大きさの信号を発生する。前記位相誤差信号はローパスフィルタ26で直流電圧に変換されチューニング電圧vtを発生する。またロックディテクター25は前記PLL回路21がアンロック状態かロック状態かを検出して、ロック状態になるとPLL回路をロックする。

【0023】図4に示すように、ウインドコンパレータブロック30はそれぞれ異なるスレシールド電圧を有するコンパレータ31及びコンパレータ32からなり、前記チューニング電圧が定められたウインドコンパレータ電圧内にあるかどうかをチェックする。即ち第

1のコンパレータ31は前記チューニング電圧vtが定められたウインドコンパレータ電圧aより低いことをチェックし、第2のコンパレータ32は前記チューニング電圧vtが定められたウインドコンパレータ電圧bより高いことをチェックする。

【0024】VCO制御コントロール回路33は前記ウインドコンパレータブロック30からの制御信号に応じて切換信号を発生し前記切換切換スイッチSW1、SW2、SW3のいずれかを閉じる。

【0025】次に本発明のVCO自動切換回路の動作を説明する。電源が投入されると、パワーオンリセット回路（図示せず）が動作し、VCO制御コントロール回路33から初期値として発振周波数帯域が真中にあるVCO6Cを選択する切換信号を発生し、切換スイッチSW3をONさせる。従って前記VCO6Cの発振周波数がプログラムディバイダー22で分周された発振信号fpがフェーズコンパレータ24に入る。

【0026】一方リファレンス信号発振器28で発振されリファレンスディバイダー23で分周されたリファレンス信号frもフェーズコンパレータ24に加わる。このとき例えば、1.9GHz～2.2GHzの周波数帯域にある衛星放送信号を受信しようとしている場合、リファレンスディバイダー23の分周比を変える等して、PLL回路21にはVCO6Eでロックするような周波数データが入力される。

【0027】従ってフェーズコンパレータ24には前記VCO6Cで発振されプログラムディバイダー22で分周された発振信号fpと、VCO6Eにロックするようなリファレンス信号frが加わり位相比較されるから、フェーズコンパレータ24からは位相誤差信号を発生しチャージポンプ回路26に加わり、前記チャージポンプ回路26からの信号はローパスフィルタ27で平滑され高いチューニング電圧vtが取り出される。

【0028】前記チューニング電圧vtはウインドコンパレータ30に加わる。チューニング電圧vtはウインドコンパレータ電圧の上限を超えているので、第2のコンパレータ32から高い発振周波数帯域のVCOに切換えを命じる制御信号bを発生しVCO制御コントロール回路33に加えられる。

【0029】図3に示すように、前記VCO制御コントロール回路33からの切換信号で切換スイッチSW3に代わって切換スイッチSW4をONし、VCOをR方向に1進め、VCO6CからVCO6Dに切換える（この時点で、R方向は決定され、ウインドコンパレータ30からのチューニング電圧vtが適正値に落ち着くまでこの方向は変わらない）。

【0030】今度は前記VCO6Dの発振信号が切換スイッチSW4を介してプログラムディバイダー22に加わり分周され、分周されたVCO6Dからの発振信号fpをフェーズコンパレータ24に加える。フェーズコ

ンパレータ24には、VCO6Eにロックするようなリファレンス信号 f_r が加わっているため、フェーズコンパレータ24からは位相比較された結果として位相誤差信号を発生し、チャージポンプ回路26からの電圧はローパスフィルタ27で平滑され高いチューニング電圧 v_t を取り出す。

【0031】前記チューニング電圧 v_t はウインドコンパレータ30に加わる。チューニング電圧 v_t はウインドコンパレータ電圧の上限を超えているので、第2のコンパレータ32から再び高い発振周波数帯域のVCOに切り換えを命じる制御信号 b を発生しVCO制御コントロール回路33に加えられる。

【0032】前記VCO制御コントロール回路33からの切換信号で切換スイッチSW5をONし、VCOをR方向にさらに1進めVCO6Eに切り換える。すると前記VCO6Eの発振信号が切換スイッチSW5を介してプログラムディバイダ22に加わり分周され、分周されたVCO6Eからの発振信号 f_p をフェーズコンパレータ24に加える。

【0033】前記フェーズコンパレータ24には、VCO6Eにロックするようなリファレンス信号 f_r が加わっているため、前記発振信号 f_p とリファレンス信号 f_r は等しく、フェーズコンパレータ24からは位相誤差信号を発生せず、チャージポンプ回路26の電圧を平滑し、ローパスフィルタ27からはウインドコンパレータ電圧内にあるチューニング電圧 v_t を取り出す。

【0034】そのためウインドコンパレータ30に前記チューニング電圧 v_t が加わってもウインドコンパレータ電圧内にあるので、ウインドコンパレータ30からは制御信号を発生せず、VCO制御コントロール回路33からは前記切換信号を発生し続け切換スイッチSW5をONし続ける。

【0035】図5に示すように、前記フェーズコンパレータ24でリファレンス信号 f_r と発振信号 f_p とを位相比較し位相誤差信号を発生するが、前記リファレンス信号 f_r と発振信号 f_p との位相差がなくなるとロックディテクタ25が動作し、PLL回路21をロックする。

【0036】PLL回路21が一度ロックされると、外乱などの影響により一時的にアンロックが検出されてもその状態を保持し、ある一定時間後に再度PLL回路21のロック/アンロック状態を検出し、ロック状態であるならそのときに選択しているVCOを選択し続ける。

【0037】前記ロックディテクタ25がないと、外乱などの影響により一時的にロックが外れた場合、上述したように直ぐにPLL回路21は初期値のVCO6Cに戻って前述したVCO自動選択の制御がまた始まるので効率が悪いことになる。

【0038】図6は前述の動作をフローチャートで表し

たものである。VCO6Eが選択され、そのデータがアップデートされる。すると前記ウインドコンパレータ30でウインドコンパレータ電圧内にあるか否か及びロックディテクタ25でロック状態にあるか否かを判定する。選択中でまだVCO6Eが選択されていないときはウインドコンパレータ電圧外であり、且つアンロック状態であるのでNoとなり、次のVCOの選択に進む。選択が進み前記VCO6Eが選択されるとウインドコンパレータ電圧内でロック状態であるならYesとなり、更に前記ロックディテクタ25でロック/アンロック状態を検出する。

【0039】ロック状態であるならYesでその状態を繰返す。もしアンロック状態であるならFlag1を立ててある時間の経過を待つ。ある時間を経過してロック/アンロック状態を検出し、ロック状態が検出されればその状態を保持する。

【0040】次にPLL回路21に異なるデータが入力された場合、例えばVCO6Bでロックされるようなデータが入力されたとする。現在はVCO6Eが選択されているので、発振信号 f_p とリファレンス信号 f_r となるため、PLL回路21はアンロック状態になる。

【0041】アンロック状態が検出されると、もう一度ある一定時間後このアンロック状態が誤動作でないかロックディテクタ25で判定を確認する。しかしある時間を経過し再びアンロック状態であるなら、初期状態であるVCO6Cを選択するように切換スイッチSW3をONする。

【0042】前記切換スイッチSW3がONし初期値のVCO6Cが選択されると、フェーズコンパレータ24には前記VCO6Cで発振されプログラムディバイダ22で分周された発振信号 f_p と、VCO6Bにロックするようなリファレンス信号 f_r が加わり位相比較されるから、フェーズコンパレータ24からは位相誤差信号を発生し、チャージポンプ回路26から低いチューニング電圧 v_t を取り出す。

【0043】前記チューニング電圧 v_t はウインドコンパレータ30に加わる。チューニング電圧 v_t はウインドコンパレータ電圧の下限を超えているので、第1のコンパレータ31から低い発振周波数帯域のVCOに切り換えを命じる制御信号 b を発生しVCO制御コントロール回路33に加えられる。

【0044】前記VCO制御コントロール回路33からの切換信号で切換スイッチSW3に代わって切換スイッチSW2をONし、VCOをL方向の1進め、VCO6CからVCO6Bに切り換える。

【0045】前記フェーズコンパレータ24には、VCO6Bにロックするようなリファレンス信号 f_r が加わっているため、前記発振信号 f_p とリファレンス信号 f_r は等しく、フェーズコンパレータ24からは位相誤差信号を発生せず、チャージポンプ回路26からはウ

10

20

30

40

50

インドコンパレータ電圧内にあるチューニング電圧 v_t を取り出す。

【0046】そのためウインドコンパレータ30に前記チューニング電圧 v_t が加わってもウインドコンパレータ電圧内にあるので、ウインドコンパレータ30からは制御信号を発生せず、VCO制御コントロール回路33からは前記切換信号を発生し続け切換スイッチSW2をONし続ける。

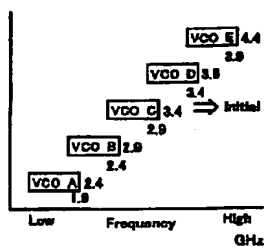
【0047】

【発明の効果】本発明のVCO自動切換回路は発振周波数帯域を異にする複数のVCOと、これら複数のVCOを切換える複数の切換スイッチとよりなり、PLL回路で前記切換スイッチを介して加えられるVCOの発振信号を分周して得られた発振信号 f_p と、選択されるべき周波数データに基づき発生されたリファレンス信号 f_r との位相を比較し、位相誤差に応じたチューニング電圧を発生させ、ウインドコンパレータから前記チューニング電圧がウインドコンパレータ電圧の上限または下限を超えた時制御信号を発生させ、前記ウインドコンパレータからの制御信号に応じて切換信号を発生し、前記切換スイッチを切換えるようにしたので、マイコンの制御がいらずに最適のVCOを自動的に選択でき、マイコンのソフトを低減できる。

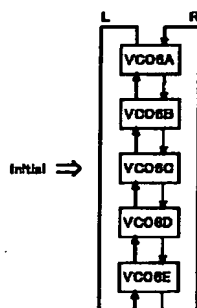
【0048】又本発明のVCO自動切換回路は前記PLL回路にロックディテクタを設け、PLL回路が一旦ロックされた後は、アンロックを検出したとき一定時間経過後に再度ロック／アンロックの検出を行うので、外乱などの影響により一時的にロックが外れた場合、直ぐにPLL回路が初期値のVCOに戻ってしまうことがない。

【図面の簡単な説明】

【図2】



【図3】



*【図1】本発明のVCO自動切換回路のブロック図である。

【図2】本発明のVCO自動切換回路に用いたVCOの発振周波数帯域を示す説明図である。

【図3】本発明のVCO自動切換回路に用いたVCOの切換順序を示す説明図である。

【図4】本発明のVCO自動切換回路に用いたVCOのウインドコンパレータの動作を説明する特性図である。

10 【図5】本発明のVCO自動切換回路に用いたPLL回路のロック状態を示す波形図である。

【図6】本発明のVCO自動切換回路の動作を示すフローチャート図である。

【図7】本発明及び従来のVCO自動切換回路を用いた衛星放送を受信するPLLシンセサイザチューナの集積回路のブロック図である。

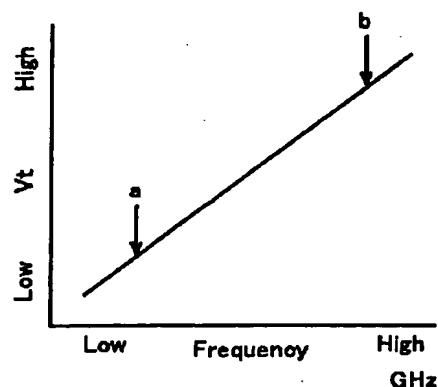
【図8】従来のVCO自動切換回路のブロック図である。

【符号の説明】

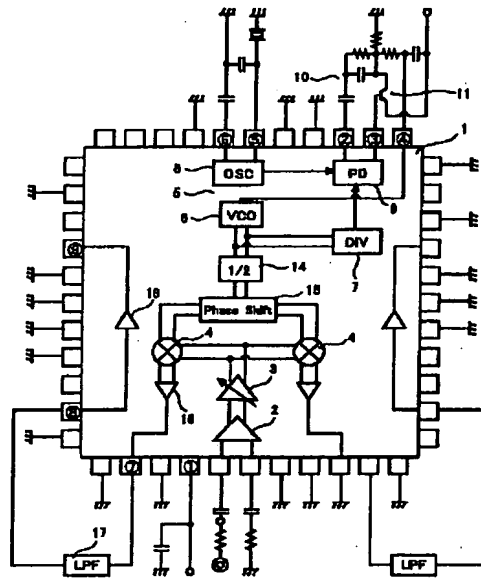
- 22 プログラムディバイダー
- 23 リファレンスディバイダー
- 24 フェーズコンパレータ
- 25 ロックディテクタ
- 26 チャージポンプ
- 27 ローパスフィルタ
- 28 リファレンス発振回路
- 30 ウインドコンパレータ
- 31 第1のコンパレータ
- 32 第2のコンパレータ
- 30 33 VCO制御コントロール回路

*

【図4】



【図7】



フロントページの続き

F ターム(参考) 5J106 AA04 BB04 CC03 CC15 CC19
 CC24 CC38 CC41 CC52 CC53
 DD06 DD08 DD09 DD32 EE03
 GG01 HH10 PP03 QQ09 RR18
 RR20 RR21
 5K020 AA05 DD11 DD26 FF00 GG04
 GG09 GG10 GG11 GG12 GG25
 KK08